

(12) 发明专利申请

(10) 申请公布号 CN 103217578 A

(43) 申请公布日 2013. 07. 24

(21) 申请号 201310145977. 8

(22) 申请日 2013. 04. 24

(71) 申请人 中国科学院力学研究所

地址 100190 北京市海淀区北四环西路 15
号

(72) 发明人 刘河山 靳刚 董玉辉 李玉琼
罗子人

(74) 专利代理机构 北京和信华成知识产权代理
事务所(普通合伙) 11390

代理人 王艺

(51) Int. Cl.

G01R 25/00 (2006. 01)

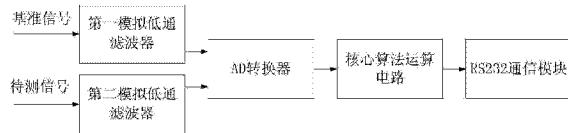
权利要求书3页 说明书8页 附图1页

(54) 发明名称

基于锁相环技术测量信号间相位差的数字相位计及其方法

(57) 摘要

本发明公开一种基于锁相环技术测量信号间相位差的数字相位计及其方法，所述数字相位计包括第一模拟低通滤波器、第二模拟低通滤波器、AD转换器和核心算法运算电路，第一模拟低通滤波器和第二模拟低通滤波器分别将基准信号和待测信号的高频噪声部分滤除；AD转换器将模拟信号转换为数字信号；核心算法运算电路测量基准数字信号的初始频率，产生正交信号，将正交信号分别与基准数字信号和待测数字信号混频、降频为基准直流信号，再经反正切运算得到基准信号与本地信号的相位差 ϕ_a 以及待测信号与本地信号的相位差 ϕ_b ，计算 ϕ_b 与 ϕ_a 之间的差值，得到待测信号与基准信号之间的相位差。本发明可广泛的用于测量信号间的相位差，尤其是高精度的测量相位差。



1. 一种基于锁相环技术测量信号间相位差的数字相位计，其特征在于，包括：第一模拟低通滤波器、第二模拟低通滤波器、AD 转换器和核心算法运算电路，其中，

所述第一模拟低通滤波器与所述 AD 转换器相连，用于将基准信号的高频噪声部分滤除以提高基准信号的信噪比，得到基准模拟信号，发送至所述 AD 转换器；

所述第二模拟低通滤波器与所述 AD 转换器相连，用于将待测信号的高频噪声部分滤除以提高待测信号的信噪比，得到待测模拟信号，发送至所述 AD 转换器；

所述 AD 转换器与所述核心算法运算电路相连，用于将基准模拟信号转换为基准数字信号，以及，将待测模拟信号转换为待测数字信号；

所述核心算法运算电路用于测量所述基准数字信号的初始频率，根据所述初始频率产生正交信号，将所述正交信号与基准数字信号混频、降频为基准直流信号，再经反正切运算得到基准信号与本地信号的相位差 Φ_a ；以及，将所述正交信号与待测数字信号混频、降频为待测直流信号，再经反正切运算得到待测信号与本地信号的相位差 Φ_b ，计算 Φ_b 与 Φ_a 之间的差值，得到待测信号与基准信号之间的相位差。

2. 如权利要求 1 所述的数字相位计，其特征在于，

所述数字相位计还可包括 RS232 通信模块，所述 RS232 通信模块与所述核心算法运算电路相连，用于将核心算法运算电路得到的待测信号与基准信号之间的相位差发送至计算机或其他设备。

3. 如权利要求 1 或 2 所述的数字相位计，其特征在于，

所述核心算法运算电路包括频率计、本地振荡器、第一乘法器、第二乘法器、第三乘法器、第四乘法器、第一低通滤波器、第二低通滤波器、第三低通滤波器、第四低通滤波器、第一反正切运算器、第二反正切运算器、频率反馈控制器和减法器；其中，频率计与本地振荡器相连，本地振荡器分别与第一乘法器、第二乘法器、第三乘法器、第四乘法器和频率反馈控制器相连，第一乘法器、第一低通滤波器和第一反正切运算器依次相连，第二乘法器、第二低通滤波器和第一反正切运算器依次相连，第三乘法器、第三低通滤波器和第二反正切运算器依次相连，第四乘法器、第四低通滤波器和第二反正切运算器依次相连，第一反正切运算器分别与频率反馈控制器和减法器相连，第二反正切运算器与减法器相连；

所述频率计用于对 AD 转换器发送的基准数字信号进行测量，得到基准数字信号的初始频率，并将所述初始频率反馈至本地振荡器；

所述本地振荡器用于根据得到的初始频率产生正交的余弦信号和正弦信号，将所述余弦信号分别发送至第一乘法器和第三乘法器，将所述正弦信号分别发送至第二乘法器和第四乘法器；

所述第一乘法器用于将所述余弦信号与 AD 转换器发送的基准数字信号相乘，并发送至第一低通滤波器；

所述第二乘法器用于将所述正弦信号与 AD 转换器发送的基准数字信号相乘，并发送至第二低通滤波器；

所述第三乘法器用于将所述余弦信号与 AD 转换器发送的待测数字信号相乘，并发送至第三低通滤波器；

所述第四乘法器用于将所述正弦信号与 AD 转换器发送的待测数字信号相乘，并发送至第四低通滤波器；

所述第一低通滤波器用于将第一乘法器发送的信号降频为第一直流信号,发送至第一反正切运算器;

所述第二低通滤波器用于将第二乘法器发送的信号降频为第二直流信号,发送至第一反正切运算器;

所述第三低通滤波器用于将第三乘法器发送的信号降频为第三直流信号,发送至第二反正切运算器;

所述第四低通滤波器用于将第四乘法器发送的信号降频为第四直流信号,发送至第二反正切运算器;

所述第一反正切运算器用于将所述第二直流信号和第一直流信号进行反正切运算得到基准信号与本地振动器输出的本地信号的相位差 Φ_a ;

所述第二反正切运算器用于将所述第四直流信号和第三直流信号进行反正切运算得到待测信号与本地振动器输出的本地信号的相位差 Φ_b ;

所述减法器用于计算 Φ_b 与 Φ_a 之间的差值,得到待测信号与基准信号之间的相位差,并输出;

所述频率反馈控制器用于计算本地振荡器和基准信号间的频率误差,反馈给本地振荡器,以调整本地振荡器信号的频率,使本地振荡器信号的频率跟随基准信号的变化。

4. 一种基于锁相环技术测量信号间相位差的方法,包括:

第一模拟低通滤波器将基准信号的高频噪声部分滤除以提高基准信号的信噪比,得到基准模拟信号,发送至所述 AD 转换器,以及,第二模拟低通滤波器将待测信号的高频噪声部分滤除以提高待测信号的信噪比,得到待测模拟信号,发送至所述 AD 转换器;

所述 AD 转换器将基准模拟信号转换为基准数字信号,以及,将待测模拟信号转换为待测数字信号;

所述核心算法运算电路测量所述基准数字信号的初始频率,根据所述初始频率产生正交信号,将所述正交信号与基准数字信号混频、降频为基准直流信号,再经反正切运算得到基准信号与本地信号的相位差 Φ_a ;以及,将所述正交信号与待测数字信号混频、降频为待测直流信号,再经反正切运算得到待测信号与本地信号的相位差 Φ_b ,计算 Φ_b 与 Φ_a 之间的差值,得到待测信号与基准信号之间的相位差。

5. 如权利要求 4 所述的方法,其特征在于,所述方法还包括:

RS232 通信模块将核心算法运算电路得到的待测信号与基准信号之间的相位差发送至计算机或其他设备。

6. 如权利要求 4 或 5 所述的方法,其特征在于,

所述核心算法运算电路包括频率计、本地振荡器、第一乘法器、第二乘法器、第三乘法器、第四乘法器、第一低通滤波器、第二低通滤波器、第三低通滤波器、第四低通滤波器、第一反正切运算器、第二反正切运算器和减法器;

所述核心算法运算电路测量所述基准数字信号的初始频率,根据所述初始频率产生正交信号,将所述正交信号与基准数字信号混频、降频为基准直流信号,再经反正切运算得到基准信号与本地信号的相位差 Φ_a ;以及,将所述正交信号与待测数字信号混频、降频为待测直流信号,再经反正切运算得到待测信号与本地信号的相位差 Φ_b ,计算 Φ_b 与 Φ_a 之间的差值,得到待测信号与基准信号之间的相位差的步骤包括:

所述频率计对 AD 转换器发送的基准数字信号进行测量, 得到基准数字信号的初始频率, 并将所述初始频率反馈至本地振荡器;

所述本地振荡器根据得到的初始频率产生正交的余弦信号和正弦信号, 将所述余弦信号分别发送至第一乘法器和第三乘法器, 将所述正弦信号分别发送至第二乘法器和第四乘法器;

所述第一乘法器将所述余弦信号与 AD 转换器发送的基准数字信号相乘, 并发送至第一低通滤波器; 所述第一低通滤波器将第一乘法器发送的信号降频为第一直流信号, 发送至第一反正切运算器;

所述第二乘法器将所述正弦信号与 AD 转换器发送的基准数字信号相乘, 并发送至第二低通滤波器; 所述第二低通滤波器将第二乘法器发送的信号降频为第二直流信号, 发送至第一反正切运算器;

所述第三乘法器将所述余弦信号与 AD 转换器发送的待测数字信号相乘, 并发送至第三低通滤波器; 所述第三低通滤波器将第三乘法器发送的信号降频为第三直流信号, 发送至第二反正切运算器;

所述第四乘法器将所述正弦信号与 AD 转换器发送的待测数字信号相乘, 并发送至第四低通滤波器; 所述第四低通滤波器将第四乘法器发送的信号降频为第四直流信号, 发送至第二反正切运算器;

所述第一反正切运算器将所述第二直流信号和第一直流信号进行反正切运算得到基准信号与本地振动器输出的本地信号的相位差 Φ_a ;

所述第二反正切运算器将所述第四直流信号和第三直流信号进行反正切运算得到待测信号与本地振动器输出的本地信号的相位差 Φ_b ;

所述减法器计算 Φ_b 与 Φ_a 之间的差值, 得到待测信号与基准信号之间的相位差, 并输出。

7. 如权利要求 4 ~ 6 中任意一项所述的方法, 其特征在于,

所述核心算法运算电路还可包括频率反馈控制器;

所述方法还包括:

所述频率反馈控制器计算本地振荡器和基准信号间的频率误差, 反馈给本地振荡器, 以调整本地振荡器信号的频率, 使本地振荡器信号的频率跟随基准信号的变化。

基于锁相环技术测量信号间相位差的数字相位计及其方法

技术领域

[0001] 本发明涉及信号测量及数字信号处理领域,特别涉及一种基于锁相环技术测量信号间相位差的数字相位计及其方法。

背景技术

[0002] 相位测量技术的研究由来已久,最早的研究和应用是在数学的矢量分析和物理学的圆周运动以及振动学方面,随之在电力部门、机械部门、航空航天、地质勘探、海底资源等方面也相应得到重视和发展。随着电子技术和计算机技术的发展,相位测量技术得到了迅速的发展,目前相位测量技术已较完善,测量方法及理论也比较成熟,相位测量仪器已系列化和商品化。

[0003] 现代相位测量技术的发展可分为三个阶段 1 :第一阶段是在早期采用的诸如阻抗法、和 / 差法、三电压法、比对法和平衡法等,虽然方法简单,但测量精度较低;第二阶段是利用数字专用电路、微处理器(单片机)、FPGA (Field - Programmable Gate Array, 现场可编程门阵列)、CPLD (Complex Programmable Logic Device, 复杂可编程逻辑器件)、DSP (Digital Signal Processor, 数字信号处理器) 等构成测相系统,使测量精度得以大大提高;第三阶段是充分利用计算机及智能化虚拟测量技术,从而大大简化设计程序,增强功能,使得相应的产品精度更高、功能更全。同时,各种新的算法也随之出现。

[0004] 在相位 / 频率测量技术方面,国内测相领域起步比较晚,产品种类较少,配套产品少;产品测试功能单一;仪器精度、数字化和自动化程度不高;相位计量标准不完备。因此对高精度相位测量算法的研究和相位计产品化设计刻不容缓。

发明内容

[0005] 本发明要解决的技术问题就是解决在高精度的测量信号间相位差领域测量仪器的匮乏问题,提供一种基于锁相环技术测量信号间相位差的数字相位计及其方法。

[0006] 为了解决上述问题,本发明提供一种基于锁相环技术测量信号间相位差的数字相位计,包括:第一模拟低通滤波器、第二模拟低通滤波器、AD 转换器和核心算法运算电路,其中,

[0007] 所述第一模拟低通滤波器与所述 AD 转换器相连,用于将基准信号的高频噪声部分滤除以提高基准信号的信噪比,得到基准模拟信号,发送至所述 AD 转换器;

[0008] 所述第二模拟低通滤波器与所述 AD 转换器相连,用于将待测信号的高频噪声部分滤除以提高待测信号的信噪比,得到待测模拟信号,发送至所述 AD 转换器;

[0009] 所述 AD 转换器与所述核心算法运算电路相连,用于将基准模拟信号转换为基准数字信号,以及,将待测模拟信号转换为待测数字信号;

[0010] 所述核心算法运算电路用于测量所述基准数字信号的初始频率,根据所述初始频率产生正交信号,将所述正交信号与基准数字信号混频、降频为基准直流信号,再经反正切运算得到基准信号与本地信号的相位差 Φ_a ;以及,将所述正交信号与待测数字信号混频、

降频为待测直流信号,再经反正切运算得到待测信号与本地信号的相位差 Φ_b ,计算 Φ_b 与 Φ_a 之间的差值,得到待测信号与基准信号之间的相位差。

[0011] 优选地,上述数字相位计还具有以下特点:

[0012] 所述数字相位计还可包括 RS232 通信模块,所述 RS232 通信模块与所述核心算法运算电路相连,用于将核心算法运算电路得到的待测信号与基准信号之间的相位差发送至计算机或其他设备。

[0013] 优选地,上述数字相位计还具有以下特点:

[0014] 所述核心算法运算电路包括频率计、本地振荡器、第一乘法器、第二乘法器、第三乘法器、第四乘法器、第一低通滤波器、第二低通滤波器、第三低通滤波器、第四低通滤波器、第一反正切运算器、第二反正切运算器、频率反馈控制器和减法器;其中,频率计与本地振荡器相连,本地振荡器分别与第一乘法器、第二乘法器、第三乘法器、第四乘法器和频率反馈控制器相连,第一乘法器、第一低通滤波器和第一反正切运算器依次相连,第二乘法器、第二低通滤波器和第二反正切运算器依次相连,第三乘法器、第三低通滤波器和第三反正切运算器依次相连,第四乘法器、第四低通滤波器和第四反正切运算器依次相连,第一反正切运算器分别与频率反馈控制器和减法器相连,第二反正切运算器与减法器相连;

[0015] 所述频率计用于对 AD 转换器发送的基准数字信号进行测量,得到基准数字信号的初始频率,并将所述初始频率反馈至本地振荡器;

[0016] 所述本地振荡器用于根据得到的初始频率产生正交的余弦信号和正弦信号,将所述余弦信号分别发送至第一乘法器和第三乘法器,将所述正弦信号分别发送至第二乘法器和第四乘法器;

[0017] 所述第一乘法器用于将所述余弦信号与 AD 转换器发送的基准数字信号相乘,并发送至第一低通滤波器;

[0018] 所述第二乘法器用于将所述正弦信号与 AD 转换器发送的基准数字信号相乘,并发送至第二低通滤波器;

[0019] 所述第三乘法器用于将所述余弦信号与 AD 转换器发送的待测数字信号相乘,并发送至第三低通滤波器;

[0020] 所述第四乘法器用于将所述正弦信号与 AD 转换器发送的待测数字信号相乘,并发送至第四低通滤波器;

[0021] 所述第一低通滤波器用于将第一乘法器发送的信号降频为第一直流信号,发送至第一反正切运算器;

[0022] 所述第二低通滤波器用于将第二乘法器发送的信号降频为第二直流信号,发送至第一反正切运算器;

[0023] 所述第三低通滤波器用于将第三乘法器发送的信号降频为第三直流信号,发送至第二反正切运算器;

[0024] 所述第四低通滤波器用于将第四乘法器发送的信号降频为第四直流信号,发送至第二反正切运算器;

[0025] 所述第一反正切运算器用于将所述第二直流信号和第一直流信号进行反正切运算得到基准信号与本地振动器输出的本地信号的相位差 Φ_a ;

[0026] 所述第二反正切运算器用于将所述第四直流信号和第三直流信号进行反正切运

算得到待测信号与本地振荡器输出的本地信号的相位差 Φ_b ；

[0027] 所述减法器用于计算 Φ_b 与 Φ_a 之间的差值，得到待测信号与基准信号之间的相位差，并输出；

[0028] 所述频率反馈控制器用于计算本地振荡器和基准信号间的频率误差，反馈给本地振荡器，以调整本地振荡器信号的频率，使本地振荡器信号的频率跟随基准信号的变化。

[0029] 为了解决上述问题，本发明提供一种基于锁相环技术测量信号间相位差的方法，包括：

[0030] 第一模拟低通滤波器将基准信号的高频噪声部分滤除以提高基准信号的信噪比，得到基准模拟信号，发送至所述 AD 转换器，以及，第二模拟低通滤波器将待测信号的高频噪声部分滤除以提高待测信号的信噪比，得到待测模拟信号，发送至所述 AD 转换器；

[0031] 所述 AD 转换器将基准模拟信号转换为基准数字信号，以及，将待测模拟信号转换为待测数字信号；

[0032] 所述核心算法运算电路测量所述基准数字信号的初始频率，根据所述初始频率产生正交信号，将所述正交信号与基准数字信号混频、降频为基准直流信号，再经反正切运算得到基准信号与本地信号的相位差 Φ_a ；以及，将所述正交信号与待测数字信号混频、降频为待测直流信号，再经反正切运算得到待测信号与本地信号的相位差 Φ_b ，计算 Φ_b 与 Φ_a 之间的差值，得到待测信号与基准信号之间的相位差。

[0033] 优选地，所述方法还包括：

[0034] RS232 通信模块将核心算法运算电路得到的待测信号与基准信号之间的相位差发送至计算机或其他设备。

[0035] 优选地，上述方法还具有以下特点：

[0036] 所述核心算法运算电路包括频率计、本地振荡器、第一乘法器、第二乘法器、第三乘法器、第四乘法器、第一低通滤波器、第二低通滤波器、第三低通滤波器、第四低通滤波器、第一反正切运算器、第二反正切运算器和减法器；

[0037] 所述核心算法运算电路测量所述基准数字信号的初始频率，根据所述初始频率产生正交信号，将所述正交信号与基准数字信号混频、降频为基准直流信号，再经反正切运算得到基准信号与本地信号的相位差 Φ_a ；以及，将所述正交信号与待测数字信号混频、降频为待测直流信号，再经反正切运算得到待测信号与本地信号的相位差 Φ_b ，计算 Φ_b 与 Φ_a 之间的差值，得到待测信号与基准信号之间的相位差的步骤包括：

[0038] 所述频率计对 AD 转换器发送的基准数字信号进行测量，得到基准数字信号的初始频率，并将所述初始频率反馈至本地振荡器；

[0039] 所述本地振荡器根据得到的初始频率产生正交的余弦信号和正弦信号，将所述余弦信号分别发送至第一乘法器和第三乘法器，将所述正弦信号分别发送至第二乘法器和第四乘法器；

[0040] 所述第一乘法器将所述余弦信号与 AD 转换器发送的基准数字信号相乘，并发送至第一低通滤波器；所述第一低通滤波器将第一乘法器发送的信号降频为第一直流信号，发送至第一反正切运算器；

[0041] 所述第二乘法器将所述正弦信号与 AD 转换器发送的基准数字信号相乘，并发送至第二低通滤波器；所述第二低通滤波器将第二乘法器发送的信号降频为第二直流信号，

发送至第一反正切运算器；

[0042] 所述第三乘法器将所述余弦信号与 AD 转换器发送的待测数字信号相乘，并发送至第三低通滤波器；所述第三低通滤波器将第三乘法器发送的信号降频为第三直流信号，发送至第二反正切运算器；

[0043] 所述第四乘法器将所述正弦信号与 AD 转换器发送的待测数字信号相乘，并发送至第四低通滤波器；所述第四低通滤波器将第四乘法器发送的信号降频为第四直流信号，发送至第二反正切运算器；

[0044] 所述第一反正切运算器将所述第二直流信号和第一直流信号进行反正切运算得到基准信号与本地振动器输出的本地信号的相位差 Φ_a ；

[0045] 所述第二反正切运算器将所述第四直流信号和第三直流信号进行反正切运算得到待测信号与本地振动器输出的本地信号的相位差 Φ_b ；

[0046] 所述减法器计算 Φ_b 与 Φ_a 之间的差值，得到待测信号与基准信号之间的相位差，并输出。

[0047] 优选地，上述方法还具有以下特点：

[0048] 所述核心算法运算电路还可包括频率反馈控制器；

[0049] 所述方法还包括：

[0050] 所述频率反馈控制器计算本地振荡器和基准信号间的频率误差，反馈给本地振荡器，以调整本地振荡器信号的频率，使本地振荡器信号的频率跟随基准信号的变化。

[0051] 本发明可广泛的用于测量信号间的相位差，尤其是高精度的测量信号间的相位差。本发明是基于 FPGA 的高精度相位计的设计，除 AD 转换电路及其前端的调理电路其余运算部分均在 FPGA 内完成，在相位计的硬件实现方面，FPGA 以其硬件的优势具有并行处理的优势，所以在高速的数字信号处理方面有不可比拟的优势。

附图说明

[0052] 图 1 为本发明实施例的基于锁相环技术测量信号间相位差的高精度数字相位计的示意图；

[0053] 图 2 为本发明实施例的核心算法运算电路示意图。

具体实施方式

[0054] 下文中将结合附图对本发明的实施例进行详细说明。需要说明的是，在不冲突的情况下，本申请中的实施例及实施例中的特征可以相互任意组合。

[0055] 如图 1 所示，本发明实施例的基于锁相环技术测量信号间相位差的数字相位计，包括：第一模拟低通滤波器、第二模拟低通滤波器、AD 转换器和核心算法运算电路，其中，

[0056] 所述第一模拟低通滤波器与所述 AD 转换器相连，用于将基准信号 $s_a = I_a \cos(\omega_0 t + \Phi_a)$ 的高频噪声部分滤除以提高基准信号的信噪比，得到高信噪比的基准模拟信号，发送至所述 AD 转换器；

[0057] 所述第二模拟低通滤波器与所述 AD 转换器相连，用于将待测信号 $s_b = I_b \cos(\omega_0 t + \Phi_b)$ 的高频噪声部分滤除以提高待测信号的信噪比，得到高信噪比的待测模拟信号，发送至所述 AD 转换器；

[0058] 所述 AD 转换器与所述核心算法运算电路相连, 用于将基准模拟信号转换为基准数字信号, 以及, 将待测模拟信号转换为待测数字信号;

[0059] 所述核心算法运算电路用于测量所述基准数字信号的初始频率 ω_0 , 根据所述初始频率产生正交信号, 将所述正交信号与基准数字信号混频、降频为基准直流信号, 再经反正切运算得到基准信号与本地信号的相位差 Φ_a ; 以及, 将所述正交信号与待测数字信号混频、降频为待测直流信号, 再经反正切运算得到待测信号与本地信号的相位差 Φ_b , 计算 Φ_b 与 Φ_a 之间的差值, 得到待测信号与基准信号之间的相位差。

[0060] 另外, 所述数字相位计还可包括 RS232 通信模块, 所述 RS232 通信模块与所述核心算法运算电路相连, 用于将核心算法运算电路得到的待测信号与基准信号之间的相位差发送至计算机或其他设备。

[0061] 如图 2 所示, 核心算法运算电路包括频率计、本地振荡器、第一乘法器、第二乘法器、第三乘法器、第四乘法器、第一低通滤波器、第二低通滤波器、第三低通滤波器、第四低通滤波器、第一反正切运算器、第二反正切运算器、频率反馈控制器和减法器; 其中, 频率计与本地振荡器相连, 本地振荡器分别与第一乘法器、第二乘法器、第三乘法器、第四乘法器和频率反馈控制器相连, 第一乘法器、第一低通滤波器和第一反正切运算器依次相连, 第二乘法器、第二低通滤波器和第二反正切运算器依次相连, 第三乘法器、第三低通滤波器和第二反正切运算器依次相连, 第四乘法器、第四低通滤波器和第三反正切运算器依次相连, 第一反正切运算器分别与频率反馈控制器和减法器相连, 第二反正切运算器与减法器相连;

[0062] 所述频率计用于对 AD 转换器发送的基准数字信号进行测量, 得到基准数字信号的初始频率 ω_0 , 并将所述初始频率 ω_0 反馈至本地振荡器;

[0063] 所述本地振荡器用于根据得到的初始频率 ω_0 产生正交的余弦信号 $s_1 = I\cos(\omega_0 t)$ 和正弦信号 $s_2 = I\sin(\omega_0 t)$, 将所述余弦信号 $s_1 = I\cos(\omega_0 t)$ 分别发送至第一乘法器和第三乘法器, 将所述正弦信号 $s_2 = I\sin(\omega_0 t)$ 分别发送至第二乘法器和第四乘法器;

[0064] 所述第一乘法器用于将所述余弦信号 $s_1 = I\cos(\omega_0 t)$ 与 AD 转换器发送的基准数字信号相乘 $s_a \cdot s_1 = I_a I \cos(\omega_0 t + \phi_a) \cos(\omega_0 t) = I_a I [\frac{1}{2} \cos(2\omega_0 t + \phi_a) + \frac{1}{2} \cos(\phi_a)]$, 并发送至第一低通滤波器;

[0065] 所述第二乘法器用于将所述正弦信号 $s_2 = I\sin(\omega_0 t)$ 与 AD 转换器发送的基准数字信号相乘 $s_a \cdot s_2 = I_a I \cos(\omega_0 t + \phi_a) \sin(\omega_0 t) = I_a I [\frac{1}{2} \sin(2\omega_0 t + \phi_a) + \frac{1}{2} \sin(\phi_a)]$, 并发送至第二低通滤波器;

[0066] 所述第三乘法器用于将所述余弦信号 $s_1 = I\cos(\omega_0 t)$ 与 AD 转换器发送的待测数字信号相乘 $s_b \cdot s_1 = I_b I \cos(\omega_0 t + \phi_b) \cos(\omega_0 t) = I_b I [\frac{1}{2} \cos(2\omega_0 t + \phi_b) + \frac{1}{2} \cos(\phi_b)]$, 并发送至第三低通滤波器;

[0067] 所述第四乘法器用于将所述正弦信号 $s_2 = I\sin(\omega_0 t)$ 与 AD 转换器发送的待测数字信号相乘 $s_b \cdot s_2 = I_b I \cos(\omega_0 t + \phi_b) \sin(\omega_0 t) = I_b I [\frac{1}{2} \sin(2\omega_0 t + \phi_b) + \frac{1}{2} \sin(\phi_b)]$, 并发送至第四

低通滤波器；

[0068] 所述第一低通滤波器用于将第一乘法器发送的信号降频为第一直流信号 $Q_a = \frac{1}{2} \cos(\phi_a)$, 发送至第一反正切运算器；

[0069] 所述第二低通滤波器用于将第二乘法器发送的信号降频为第二直流信号 $P_a = \frac{1}{2} \sin(\phi_a)$, 发送至第一反正切运算器；

[0070] 所述第三低通滤波器用于将第三乘法器发送的信号降频为第三直流信号 $Q_b = \frac{1}{2} \cos(\phi_b)$, 发送至第二反正切运算器；

[0071] 所述第四低通滤波器用于将第四乘法器发送的信号降频为第四直流信号 $P_b = \frac{1}{2} \sin(\phi_b)$, 发送至第二反正切运算器；

[0072] 所述第一反正切运算器用于将所述第二直流信号和第一直流信号进行反正切运算 $\phi_a = \arctan(P_a / Q_a)$, 得到基准信号与本地振动器输出的本地信号的相位差 Φ_a ；

[0073] 所述第二反正切运算器用于将所述第四直流信号和第三直流信号进行反正切运算 $\phi_b = \arctan(P_b / Q_b)$, 得到待测信号与本地振动器输出的本地信号的相位差 Φ_b ；

[0074] 所述减法器用于计算 Φ_a 与 Φ_b 之间的差值, 得到待测信号与基准信号之间的相位差 $\Delta\varphi = \phi_b - \phi_a$, 并输出；

[0075] 所述频率反馈控制器用于计算本地振荡器和基准信号间的频率误差, 反馈给本地振荡器, 以调整本地振荡器信号的频率 ω_0 , 使本地振荡器信号的频率跟随基准信号的变化。

[0076] 在一个应用实例中,

[0077] 模拟低通滤波器为 mini circuits 公司生产的 BLP1.9+ 无源低通滤波器, 截止频率为 1.9MHz。

[0078] AD 转换器是 Analog Devices 公司生产的 AD9254, 采样速率 150MSPS, 精度为 14 位。

[0079] 核心算法运算电路为 FPGA 主电路板, 采用的是较为成熟的 Terasic 公司生产的 DE3-340, FPGA 芯片为 Altera 公司生产的 Stratix IIIEP3SL340H1152C2。

[0080] RS232 通信模块完成相位计和计算机间的数据通信, 采用 Terasic 公司生产的 HSMC Communication Card。

[0081] 相应地, 本发明实施例的基于锁相环技术测量信号间相位差的方法, 包括:

[0082] 步骤 1, 第一模拟低通滤波器将基准信号的高频噪声部分滤除以提高基准信号的信噪比, 得到高信噪比的基准模拟信号, 发送至所述 AD 转换器, 以及, 第二模拟低通滤波器将待测信号的高频噪声部分滤除以提高待测信号的信噪比, 得到高信噪比的待测模拟信号, 发送至所述 AD 转换器;

[0083] 步骤 2, 所述 AD 转换器将基准模拟信号转换为基准数字信号, 以及, 将待测模拟信

号转换为待测数字信号；

[0084] 步骤 3，所述核心算法运算电路测量所述基准数字信号的初始频率，根据所述初始频率产生正交信号，将所述正交信号与基准数字信号混频、降频为基准直流信号，再经反正切运算得到基准信号与本地信号的相位差 Φ_a ；以及，将所述正交信号与待测数字信号混频、降频为待测直流信号，再经反正切运算得到待测信号与本地信号的相位差 Φ_b ，计算 Φ_b 与 Φ_a 之间的差值，得到待测信号与基准信号之间的相位差。

[0085] 其中步骤 3 具体包括：

[0086] 3.1 所述频率计对 AD 转换器发送的基准数字信号进行测量，得到基准数字信号的初始频率，并将所述初始频率反馈至本地振荡器；

[0087] 3.2 所述本地振荡器根据得到的初始频率产生正交的余弦信号和正弦信号，将所述余弦信号分别发送至第一乘法器和第三乘法器，将所述正弦信号分别发送至第二乘法器和第四乘法器；

[0088] 3.3 所述第一乘法器将所述余弦信号与 AD 转换器发送的基准数字信号相乘，并发送至第一低通滤波器；所述第一低通滤波器将第一乘法器发送的信号降频为第一直流信号，发送至第一反正切运算器；

[0089] 3.4 所述第二乘法器将所述正弦信号与 AD 转换器发送的基准数字信号相乘，并发送至第二低通滤波器；所述第二低通滤波器将第二乘法器发送的信号降频为第二直流信号，发送至第一反正切运算器；

[0090] 3.5 所述第三乘法器将所述余弦信号与 AD 转换器发送的待测数字信号相乘，并发送至第三低通滤波器；所述第三低通滤波器将第三乘法器发送的信号降频为第三直流信号，发送至第二反正切运算器；

[0091] 3.6 所述第四乘法器将所述正弦信号与 AD 转换器发送的待测数字信号相乘，并发送至第四低通滤波器；所述第四低通滤波器将第四乘法器发送的信号降频为第四直流信号，发送至第二反正切运算器；

[0092] 3.7 所述第一反正切运算器将所述第二直流信号和第一直流信号进行反正切运算得到基准信号与本地振动器输出的本地信号的相位差 Φ_a ；

[0093] 3.8 所述第二反正切运算器将所述第四直流信号和第三直流信号进行反正切运算得到待测信号与本地振动器输出的本地信号的相位差 Φ_b ；

[0094] 3.9 所述减法器计算 Φ_b 与 Φ_a 之间的差值，得到待测信号与基准信号之间的相位差，并输出。

[0095] 其中，步骤 3.4 ~ 3.6 并行进行，步骤 3.7 和 3.8 并行进行。

[0096] 另外，步骤 3 还包括：

[0097] 3.10 所述频率反馈控制器计算本地振荡器和基准信号间的频率误差，反馈给本地振荡器，以调整本地振荡器信号的频率，使本地振荡器信号的频率跟随基准信号的变化。

[0098] 另外，步骤 3 之后，本实施例还可包括：

[0099] 步骤 4，RS232 通信模块将核心算法运算电路得到的待测信号与基准信号之间的相位差发送至计算机或其他设备。

[0100] 以上所述仅为本发明的优选实施例而已，并不用于限制本发明，对于本领域的技术人员来说，本发明可以有各种更改和变化。凡在本发明的精神和原则之内，所作的任何修

改、等同替换、改进等，均应包含在本发明的保护范围之内。

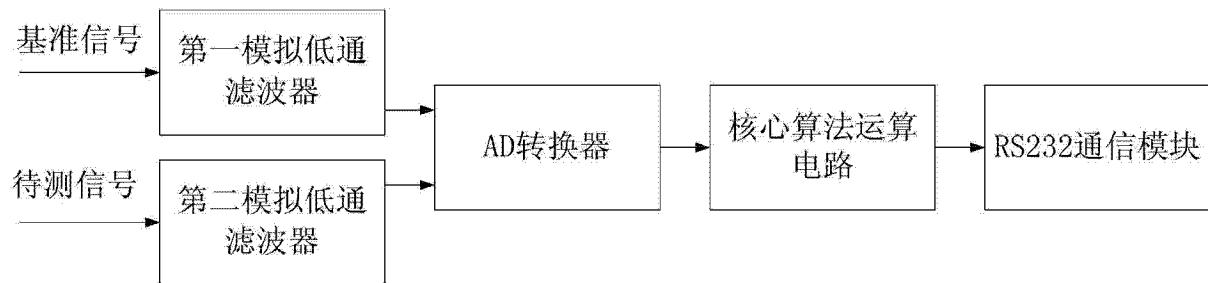


图 1

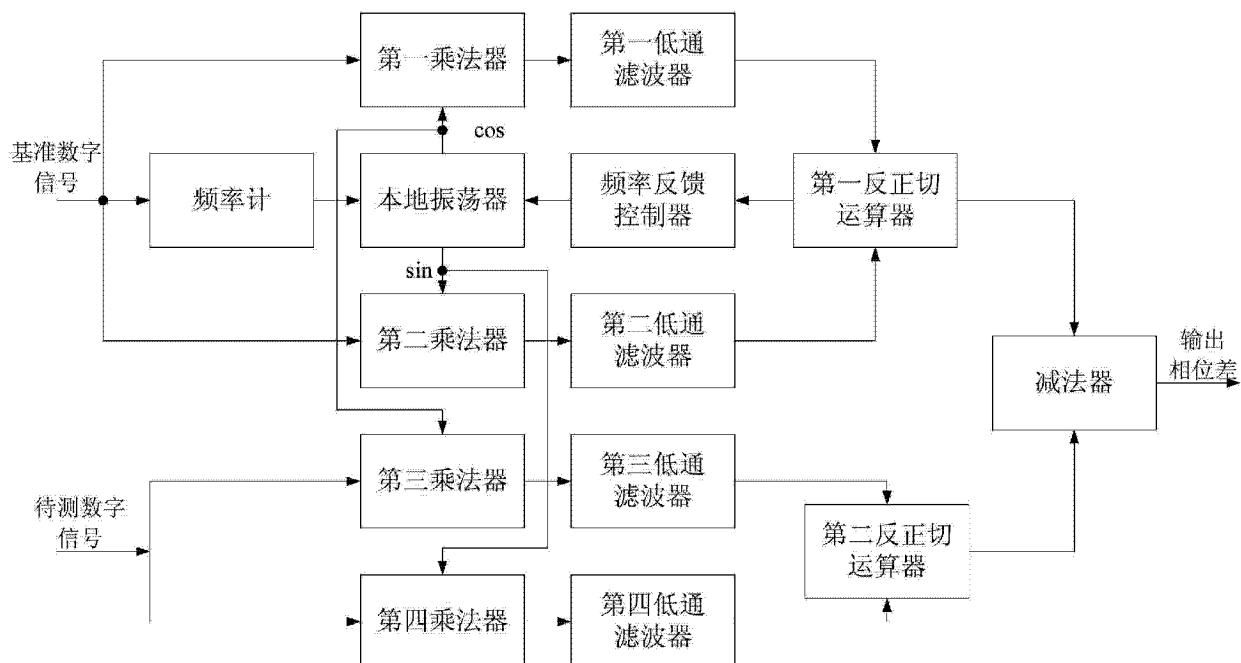


图 2